

ФЕДЕРАЛЬНОЕ АГЕНТСТВО СВЯЗИ
Северо-Кавказский филиал ордена Трудового Красного Знамени федерального
государственного бюджетного образовательного учреждения высшего образования
«Московский технический университет связи и информатики»



Методические указания
по выполнению контрольной работы

по дисциплине

ВЫЧИСЛИТЕЛЬНАЯ ТЕХНИКА И ИНФОРМАЦИОННЫЕ ТЕХНОЛОГИИ

направление подготовки 11.03.02 Инфокоммуникационные технологии и
системы связи

Ростов-на-Дону
2019

Конев С.И. Вычислительная техника и информационные технологии. Методические указания по выполнению контрольной работы. - Ростов-на-Дону: СКФ МТУСИ, 2019 г. - 8 с.

Методические указания по выполнению контрольной работы предназначены для студентов-бакалавров, обучающихся по направлению 11.03.02 - «Инфокоммуникационные технологии и системы связи» (профили Сети связи и системы коммутации, Многоканальные телекоммуникационные системы, Защищенные системы и сети связи, Системы радиосвязи и радиодоступа) заочной формы обучения.

Методические указания по выполнению контрольной работы подготовлены в соответствии с содержанием курса «Вычислительная техника и информационные технологии», определяемым требованиями Федерального государственного образовательного стандарта высшего профессионального образования.

В методических указаниях представлены задания для контрольных работ и методические указания для их выполнения

Рецензент: зав. кафедрой ИВТ СКФ МТУСИ, д.т.н. проф. Соколов С.В.

Рассмотрено и одобрено на заседании кафедры ИВТ
Протокол № 1 от 26 августа 2019 г.

Дисциплина «Вычислительная техника и информационные технологии» имеет целью базовую подготовку студентов для усвоения перспективного цифрового оборудования отраслей связи, имеющего в своём составе микропроцессорные системы, микро-ЭВМ. Средства вычислительной техники делают возможным информационные технологии.

Курс «Вычислительная техника и информационные технологии» базируется на дисциплинах, дающих знания по теории электрических цепей, микроэлектронике, основам алгоритмизации и программирования.

Студент, изучивший дисциплину «Вычислительная техника и информационные технологии», должен:

знать:

- основные принципы построения устройств вычислительной техники, основные подходы в работе с научно-технической и справочной литературой, другими информационными источниками;
- устройство компьютеров, основы взаимодействия с периферийными устройствами; принципы моделирования работы для целей анализа и проектирования;
- основные методы изучения и синтеза цифровых устройств вычислительной техники с использованием программных пакетов;

уметь:

- работать с компьютерами и средствами коммуникации для получения технической информации об узлах вычислительной техники;
- производить анализ средств и методов реализации узлов вычислительной техники;
- использовать компьютерные средства проектирования для построения и анализа узлов вычислительной техники;

владеть:

- навыками работы с компьютерами и средствами коммуникации для получения технической информации об узлах вычислительной техники;
- навыками выполнения анализа средств и методов реализации узлов вычислительной техники;
- навыками выбора необходимых аппаратных и программных средств для решения задач анализа и синтеза цифровых устройств.

Задание на контрольную работу

Выполнить полный цикл работ по синтезу схемы кодопреобразователя, который должен управлять работой 1-разрядного 7-сегментного индикатора, входящего в состав некоторого видеоконтрольного устройства.

При этом должны индцироваться только стилизованные цифры, совпадающие с четырьмя последними цифрами номера студенческого билета, а

при поступлении на вход кодопреобразователя других цифровых данных должен высвечиваться спецсимвол, выбранный согласно таблицы 1.

Согласно варианту необходимо:

1. Составить таблицу истинности для синтезируемого кодопреобразователя;
2. С помощью диаграмм Вейча-Карно найти минимальные ДНФ для любых трёх (из семи) несовпадающих выходных функций $y_1 \dots y_7$;
3. Подобрать из таблицы 2 подходящую ИМС с учетом базиса, определяемого таблицей 3, и разработать на её основе схему, реализующую в этом базисе три выбранные выходные функции;
4. Определить время задержки $t_{\text{эд.сх.}}$ для синтезированной схемы.

Таблица 1

Тип символа для нецифровых кодов







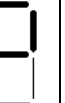



Последняя цифра номера варианта	0	1	2	3	4	5	6	7	8	9
Спецсимвол										

Таблица 2

Совокупность разрешенных для использования микросхем

Условное обозначение ИМС	Состав и функциональное назначение ИМС	Тип логики
K155ЛА1	2х4И-НЕ	ТТЛ
K155ЛА3	4х2И-НЕ	ТТЛ
K155ЛА4	3х3И-НЕ	ТТЛ
K155ЛЕ1	4х2ИЛИ-НЕ	ТТЛ
K137ЛЕ3	2х3ИЛИ-НЕ	ЭСЛ
K223ЛЕ1	4х3ИЛИ-НЕ	ЭСЛ
K500ЛМ102	4х2ИЛИ-НЕ	ЭСЛ
K500ЛМ106	3х3ИЛИ-НЕ	ЭСЛ
K500ЛМ109	4ИЛИ-НЕ, 5ИЛИ-НЕ	ЭСЛ
K176ЛЕ10	3х3ИЛИ-НЕ	КМОП
K176ЛЕ6	2х4ИЛИ-НЕ	КМОП
K176ЛЕ5	4х2ИЛИ-НЕ	КМОП
K176ЛА7	4х2И-НЕ	КМОП
K176ЛА8	2х4И-НЕ	КМОП
K176ЛА9	3х3И-НЕ	КМОП

Запись 2х4И-НЕ означает, что в одном корпусе ИМС находятся два 4-входовых логических элемента типа И-НЕ.

Таблица 3

Базис для синтезируемой схемы

Предпоследняя цифра № студенческого билета	Чётная	Нечётная
Базис	И-НЕ	ИЛИ-НЕ

Методические указания для выполнения задания

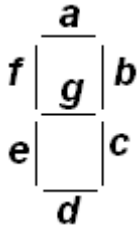




Проиллюстрируем методику решения данной задачи на примере. Решение необходимо реализовать, выполнив последовательно несколько этапов.

1. Уточнение задания для индивидуального варианта.

Допустим, что номер студенческого билета - 11303 и последние четыре цифры номера студенческого билета образуют число 1303, т. е. должны индицироваться только цифры 0, 1, 3, а при вводе остальных цифр – символ *F*. При составлении таблицы истинности будем полагать, что входные данные вводятся в кодопреобразователь двоичным кодом, а наличие высокого потенциала на выходах y_1, y_2, \dots, y_7 , вызывает свечение сегмента *a, b, c, d, e, f, g* индикатора. Тогда с учетом нумерации сегментов индикатора исходные данные можно представить в таблице 4.

Таблица 4

Совокупность исходных данных для варианта 1303

	«0»=a, b, c, d, e, f	
	«1» = b, c	
	«3» = a, b, c, d, g	
	«другие» = a, e, f, g	

2. Составление таблицы истинности.

Схема подключения индикатора и нумерация выходных функций показаны на рис.1. Старший индекс входного сигнала соответствует большему весу двоичного разряда входного кода (более старшему). Активный сигнал на выходе кодопреобразователя – 1.

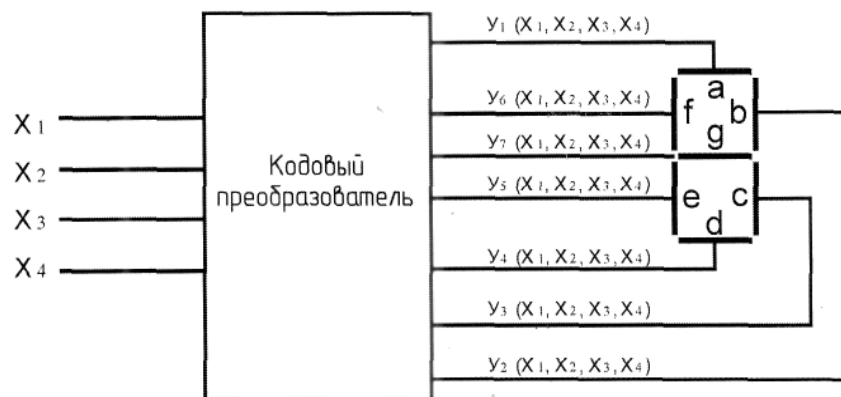


Рис.1. Схема подключения кодопреобразователя

Тогда с учётом этого получим следующую таблицу истинности, где символом «х» обозначены безразличные состояния выходных переменных, которые при необходимости можно считать либо 0, либо 1 (табл.5). Индицируемые символы выделены утолщенной линией.

Таблица 5

Таблица истинности кодопреобразователя

№№	Входные переменные				Выходные переменные						
	X4	X3	X2	X1	a (y1)	b (y2)	c (y3)	d (y4)	e (y5)	f (y6)	g (y7)
0	0	0	0	0	1	1	1	1	1	1	0
1	0	0	0	1	0	1	1	0	0	0	0
2	0	0	1	0	1	0	0	0	1	1	1
3	0	0	1	1	1	1	1	1	0	0	1
4	0	1	0	0	1	0	0	0	1	1	1
5	0	1	0	1	1	0	0	0	1	1	1
6	0	1	1	0	1	0	0	0	1	1	1
7	0	1	1	1	1	0	0	0	1	1	1
8	1	0	0	0	1	0	0	0	1	1	1
9	1	0	0	1	1	0	0	0	1	1	1
10	1	0	1	0	x	x	x	x	x	x	x
11	1	0	1	1	x	x	x	x	x	x	x
12	1	1	0	0	x	x	x	x	x	x	x
13	1	1	0	1	x	x	x	x	x	x	x
14	1	1	1	0	x	x	x	x	x	x	x
15	1	1	1	1	x	x	x	x	x	x	x

$$Y4 = \overline{X4} \cdot \overline{X3} \cdot X1 = \overline{\overline{X4} \cdot \overline{X3} \cdot X1}$$

5. Построение схемы устройства.

Построение схемы устройства осуществляется на основе имеющихся аналитических выражений. Можно использовать любые графические инструменты, которыми владеет обучаемый. Схема кодопреобразователя по варианту 1003 представлена на рис.2.

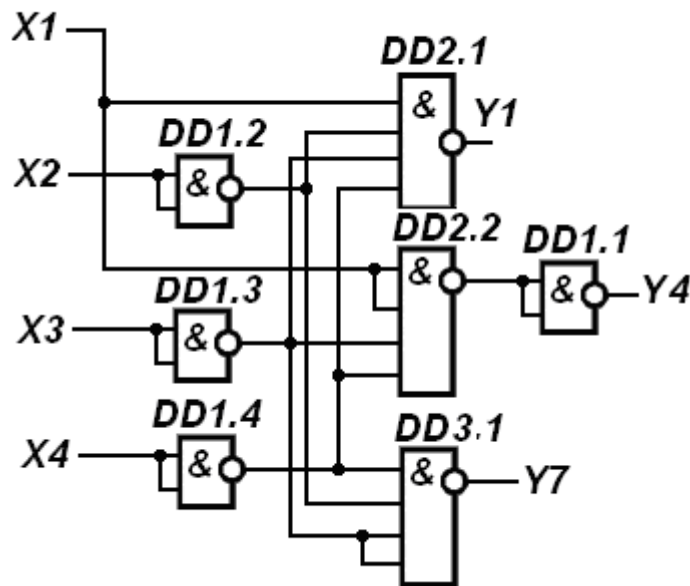


Рис.2. Функциональная электрическая схема кодопреобразователя

6. Определение времени задержки срабатывания устройства.

Схема реализована на ИМС К176. Время задержки логической схемы – 200-300 нс. Максимальная задержка распространения сигнала в устройстве, представленном на схеме, составляет

$$t_{\text{зд.сх.}} = 3 \cdot t_{\text{зд.р.}} = 3(200 - 300) = (600 - 900)\text{нс}$$

Литература

1. Угрюмов Е.П. Цифровая схемотехника. СПб: БХВ-Петербург, 20012, 800с.
2. Потемкин И.С. Функциональные узлы цифровой автоматики. –М.: Энергоатомиздат, 1988. -320с.
3. Аналоговые и цифровые интегральные микросхемы. Справочное пособие (Проектирование РЭА на интегральных микросхемах). – М.: Радио и связь, 1985. -432с.